

⑯公開特許公報 (A)

昭54-101153

⑯Int. Cl.²
H 01 G 4/34
H 01 G 4/06 //
H 05 K 1/16

識別記号 ⑯日本分類
59 E 101
59 G 403

⑯内整理番号 ⑯公開 昭和54年(1979)8月9日
2112-5E
2112-5E
6370-5F
発明の数 2
審査請求 未請求

(全 4 頁)

⑯膜コンデンサ及びその容量値制御法

⑯特 願 昭53-7278
⑯出 願 昭53(1978)1月27日
⑯發明者 笹谷鐵雄
高崎市西横手町111番地 株式

会社日立製作所高崎工場内

⑯出願人 株式会社日立製作所
東京都千代田区丸の内一丁目5
番1号
⑯代理人 弁理士 薄田利幸

明細書

発明の名称 膜コンデンサ及びその容量値制御法
特許請求の範囲

1. 上部電極の一部が下部電極及び誘電体膜と重疊しておらず、下部電極又は誘電体膜上の上部電極が樹形状である膜コンデンサ。
2. 上部電極の一部が下部電極及び誘電体膜と重疊しておらず、下部電極又は誘電体膜上の上部電極が樹形状である膜コンデンサの容量値を制御するのに、前記下部電極及び誘電体膜と重疊しておらない部分の上部電極の一部を取り除いて膜コンデンサの容量値を制御する膜コンデンサの容量値制御法。

発明の詳細な説明

本発明は、膜コンデンサ及びその容量値制御法に関する。

従来、膜コンデンサは、ハイブリッドIC等に使用されているが、その容量値の制御に種々の困難と問題があるため、極めて容量値交差の広い部分しか利用されていない。これは、膜コンデン

サを製作した段階では、所望の容量値のものを得ることができず、上部電極等を一部取り除いて適正な容量値をもつ膜コンデンサにする必要があるが、従来の膜コンデンサは、第1図に平面図を、第2図に第1図の矢視断面図を示すような構造すなわち、上部電極1が下部電極2又は誘電体膜3と重疊しており、1枚の薄膜形状のものであるため、その膜コンデンサの容量値を制御する際、上部電極1の一部をエアブレーキング法(高圧のエアにアルミナの粉末を混ぜ、膜に吹きつけて行なうもの)等で取り除く際、その下の誘電体膜3や下部電極2も取り除かれることがしばしばある(第3図~第4図参照)。そのため、使用時に下部電極3と上部電極1とに電圧を印加すると、この容量値制御のために取り除いた部分において高電界がかかり、絶縁破壊等により両電極間がショートし不良事故を発生するため、この種の容量値の制御は極めて困難であり問題がある。そのため、この種の膜コンデンサは、無修正のまま使用することが必要となり、容量値公差の大なるもので十分

な仕様の製品にしか用いることができず、汎用性に乏しい欠点がある。なお、図において、4はアルミナセラミック基板、5はガラス膜などのバシベーション膜を示すものである。

それゆえ、本発明の目的は、容量値の制御が容易にできる膜コンデンサを提供することと、膜コンデンサの信頼度を低下させることなく容量値の制御ができる膜コンデンサの容量値制御法を提供することにある。

以下、本発明の好適な実施例を用いて本発明を具体的に詳述する。

第5図は、本発明に係る膜コンデンサを示す平面図、第6図は第5図におけるⅣ-Ⅳ線に沿つた断面図である。説明の便宜上、バシベーション膜のないものを図示している。

同図において、6は、膜コンデンサの上部電極で、樹形状のものである。そしてこの樹形状部の上部電極6下には誘電体膜3を介在して下部電極2がありサンドイッチ状になつて膜コンデンサをハイブリッドIO等のセラミック基板4上に形成

しているものである。本発明は、上部電極6の一部6aが下部電極2及び誘電体膜3と重疊しておらぬものとなつてあり、下部電極2又は誘電体膜3上の上部電極6bが樹形状となつていてことに特長がある。

なお、樹形状の上部電極6における分割数つまり箇所の数は容量値の補正目的に応じて選定するものであり、図示するものはその1例である。容量値の補正する際の切断箇所の上部電極6の樹形状を微細にし、他の部分は板状としておくこともでき、種々の態様の上部電極6構造をとることができる。

つぎに、本発明に係る膜コンデンサの容量値制御法につき説明する。

第7図～第8図に示すように、膜コンデンサの容量値を制御は、樹形の上部電極6における下部電極2又は誘電体膜3と重疊しておらぬ箇所6aの一部を取り除く(エアブレイシブ法等により行なうことができる)ことにより、(実際には、樹形の上部電極部6bの1つあるいは2つというよう

に容量値補正に応じて行なう)、実質的に上部電極6の膜コンデンサ部分の占有面積を小さくして行なうものである。

このように、本発明は、下部電極2又は誘電体膜3と重疊しておらぬ箇所の上部電極を一部取り除くことにより、上部電極のみを下部電極及び誘電体膜を損傷することなく取り除き、上部電極の占有面積を小さくして容量値の制御を行なうものである。図中、5は容量値制御後形成したガラス膜等のバシベーション膜を示すものである。

上述したような構造の膜コンデンサ及びその容量値制御法は下記するような諸効果を有するものである。

(1) 上部電極が樹形状となつており、容量値制御を行なうために取り除く部分には誘電体膜や下部電極が重疊しておらぬものである。そのため、膜コンデンサの特性を劣化させずに、容量値を高精度に制御することができる。

そのため、極めて容量値公差の幅の小さい膜コンデンサが製作でき、種々の態様のデバイスに組

み込むことができ、汎用性の大なるものである。

(2) 現状の膜コンデンサの実用上の容量バラツキは±30%程度もあり、この程度では十分使用できるとは言いがたい。また実際の回路においては、大容量のもの、小容量のものが入り混ざつており誘電体材料も一品種ではなく2品種以上使用する必要がある。

この点からもバラツキ幅は大きくなる傾向にあることは否めない。したがつて本発明のコンデンサ構造を適用することにより±5%以内も可能であり、性能及び歩留の向上を、信頼度を低下させることなく実現することができる。

(3) 本発明の実施において効果の大きいものに厚膜ハイブリッドIOの音響回路がある。一例としてラジオ用RF/I.F回路等に適用できる本回路は抵抗数、コンデンサ数共に20～30個のオーダーであり、コンデンサの調整は歩留向上からも重要なファクターとなつてゐる。また一方、最近ハイブリッドIOの分野において膜コンデンサが実用化されはじめた。実用化されている例とし

て厚膜印刷技術において、厚膜印刷コンデンサと称するコンデンサを1枚のセラミック基板上に複数個形成されたものがある。この場合実用上問題となるのはコンデンサの容量値の設定である。複数個のコンデンサ(場合により誘電体の材料を変えたものがあり、温度補償用、大容量用に大別される。)を同時に容量値を規格内に入れるのは、歩留上極めて重要であり、また困難な所である。さらに調整することは、信頼度の面からも極めてむずかしいものである。したがつて、この種の厚膜コンデンサとして本発明に係る厚膜コンデンサを適用することによりすぐれたデバイスを得ることができる。

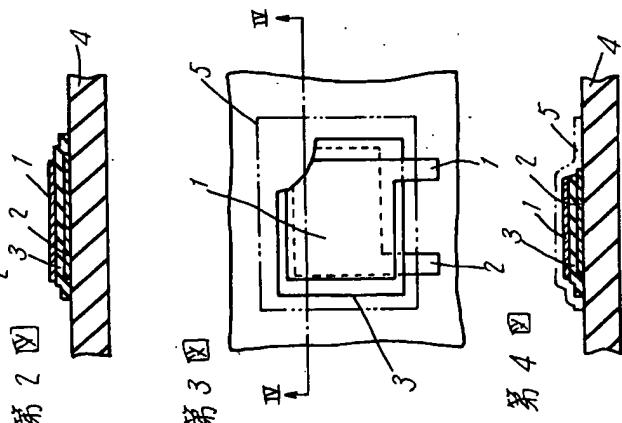
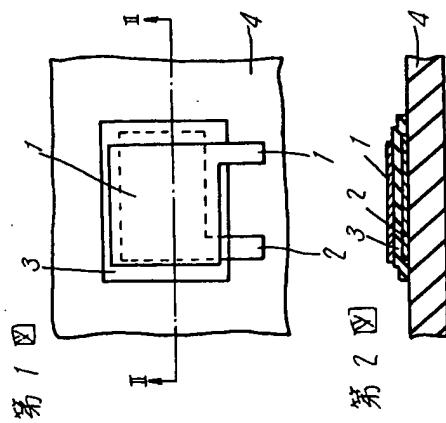
断面図である。

1.・従来の膜コンデンサの上部電極、2.・下部電極、3.・誘電体膜、4.・基板、5.・バシベーション膜、6.・本発明に係る膜コンデンサの上部電極。

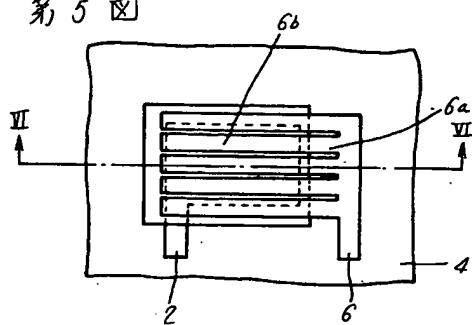
代理人弁理士 薄田利幸

図面の簡単な説明

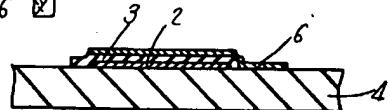
第1図～第4図は、従来の膜コンデンサ及びその容量値制御法を説明するための図で、第1図と第3図は平面図、第2図と第4図は断面図であり、第5図～第8図は本発明の一実施例である膜コンデンサ及びその容量値制御法を説明するための図で、第5図と第7図は平面図、第6図と第8図は



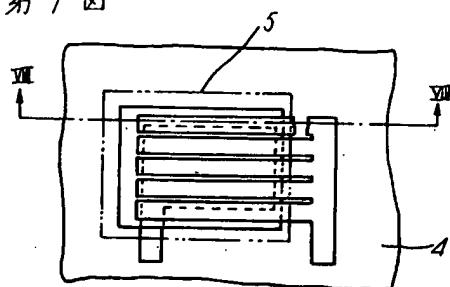
第5図



第6図



第7図



第8図

